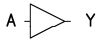
Cenni Famiglie Logiche TTL e CMOS

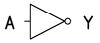
Le Famiglie Logiche piu' utilizzate sono

BUFFERS



A	Y
1	1
0	0

NOT

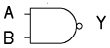


A	Y
0	1
1	0

AND

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

NAND

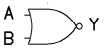


A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

OR

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

NOR

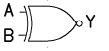


A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

EXOR

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

EXNOR



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

TTL = (Transistor-Transistor-Logic) CMOS = (Complementary MOS)

Tutti i circuiti integati della serie TTL vanno alimentati con vcc = +5V
La serie che ha come iniziali 74 funziona tra 0 e + 70 Gradi
La serie che ha come iniziali 54 funziona da -55 e +125 Gradi
I livelli di tensione da applicare in ingresso sono =
Tra 0 e +0.8 V per il riconoscimento del livello logico basso
Tra +2 e +5 V per il riconoscimento del livello locico alto

Significato lettere dopo numero di serie

L e' la serie a basso consumo (low power)
S e' la serie che impiega i transistor veloci Schottky
LS e' la serie che riunisce le due precedenti (Low power Schottky)
AS e' la serie S tecnologicamente avanzata
ALS e' la serie LS tecnologicamente avanzata

Famiglie CMOS

CD40xx obsoleta
74C compatibile nella piedinatura ai corrispondenti TTL
74HC come serie C, ma piu' veloci (VCC tra 2 e 6)
74 HCT come precedenti (VCC = 5)
I livelli di tensione da applicare in ingresso sono
Tra 0 e +VCC/3 per il riconoscimento del livello logico basso
Tra 2+VCC/3 per il riconoscimento del livello logico alto

Nuove famiglie

LV Low Voltage CMOS
ALV Advanced Low voltage CMOS
ABT Advanced BICMOS Technology

Title:	PORTE LOGICHE	Revision:	A
Author:	G/S I1SXT GIORGIO	Size:	A
Date:	10/05/2005	Sheet 1 of 1	